

(19) 日本国特許庁 (JP)

(12) 特許公報 (B2)

(11) 特許番号

第2701765号

(45) 発行日 平成10年(1998)1月21日

(24) 登録日 平成9年(1997)10月3日

(51) Int. Cl. ¹	識別記号	FI	技術表示箇所
H01L 21/027		H01L 21/30	514 C
G03F 1/08		G03F 1/08	A
1/16		1/16	
		H01L 21/30	516 D

請求項の数 5 (全7頁)

(21) 出願番号 特願平6-327512
(22) 出願日 平成6年(1994)12月28日
(65) 公開番号 特開平8-186068
(43) 公開日 平成8年(1996)7月16日

(73) 特許権者 000004237
日本電気株式会社
東京都港区芝五丁目7番1号
(72) 発明者 佐倉 直喜
東京都港区芝五丁目7番1号 日本電気株式会社内
(74) 代理人 弁理士 菅野 中
審査官 河本 充雄
(56) 参考文献
文献 特開 平5-109600 (JP, A)
文献 特開 平3-89346 (JP, A)
文献 特開 平3-89530 (JP, A)
文献 特開 平6-313964 (JP, A)
文献 特開 平6-301192 (JP, A)
文献 特開 平6-61117 (JP, A)

(54) 【発明の名称】 半導体装置の製造方法

1

(57) 【特許請求の範囲】

【請求項1】 半導体基板上に設けたレジスト膜にマスクを用いて素子用の開口パターンを露光形成する半導体装置の製造方法であって、前記レジスト膜に素子用の開口パターンを露光形成する際に、該レジスト膜に、底部にレジストが残っているダミーパターンを形成し、現像後に熱処理を行い、ダミーパターンの形状のみを変形させることを特徴とする半導体装置の製造方法。

【請求項2】 前記ダミーパターンは、面積の大きなレジスト膜の領域に形成するものであることを特徴とする請求項1に記載の半導体装置の製造方法。

【請求項3】 前記ダミーパターンは、レジスト膜に形成した複数の並列する素子用の開口パターンの外側に近接して設けることを特徴とする請求項2に記載の半導体

2

装置の製造方法。

【請求項4】 前記ダミーパターンは、レジスト膜に形成した単一パターンの周囲に近接して設けることを特徴とする請求項2に記載の半導体装置の製造方法。

【請求項5】 前記レジスト膜露光用のマスクに形成されるダミーパターンの線幅は、フォトリソプロセスの解像限界よりやや細い線幅であることを特徴とする請求項1、2、3又は4に記載の半導体装置の製造方法。

【発明の詳細な説明】

【0001】

【産業上の利用分野】 本発明は、半導体装置の製造方法に関し、特にフォトリソによるパターン形成方法に関する。

【0002】

【従来の技術】 半導体パターンの形成には、フォトリソ

Best Available Copy

3

ストを用いて形成したレジストパターンをマスクとして基板上にパターンを転写する方法が用いられる。従来のフォトリソストを用いて基板にパターンを形成する方法を図4、図5を参照して説明する。

【0003】図4に示す従来の第1の半導体パターンの形成方法は、まず図4(a)に示すように、基板41上にポジ型フォトリソストを1 μ m厚に塗布してレジスト膜42を形成する。次に図4(b)に示すように、マスク43を用いて露光を行い、現像することにより、図4(c)に示すようなレジストパターンを得る。このとき、露光工程に用いるマスク43は、基板41上に形成したいパターン形状に対して、相似なパターンを遮光部及び透過部により形成したものが用いられ、基板41のレジスト膜42に素子パターン44が形成されて基板41の一部が露出する。

【0004】その後、レジスト膜42と基板41との間の密着性を高めるために、100℃程度の熱処理を行うと、図4(d)に示すレジストパターン形状となる。

【0005】次に、得られた前記レジストパターンをマスクとして用いて、ウェットエッチング工程にて基板41を選択的に加工することにより、図4(e)に示すように、基板41上にパターンが形成される。

【0006】図5に示す従来のフォトリソストを用いて基板上に金属層のパターンを形成する方法は、まず図5(a)に示すように、基板51上にPtを2000Å厚に被着して第1の金属層52を形成し、ポジ型フォトリソストを2.5 μ m厚に塗布してレジスト膜53を形成する。次に図5(b)に示すように、マスク43を用いて露光を行い、現像することにより、図5(c)に示すようなレジストパターンを得る。このとき、露光工程に用いるマスク43は、基板51上に形成したいパターン形状に対して、相似なパターンを遮光部及び透過部により形成したものが用いられ、基板51のレジスト膜53に素子パターン54が形成されて第1の金属層52の一部が露出する。

【0007】その後レジスト膜53と第1の金属層52との間の密着性を高めるために、100℃程度の熱処理を行うと、図5(d)に示すレジストパターン形状となる。

【0008】次に図5(e)に示すように、得られた前記レジストパターンをマスクとして用いて、メッキ法により導電性の第1の金属層52上に選択的にAuを2 μ m厚に被着し、第2の金属層55を形成する。

【0009】次にレジスト膜53を除去し、第2の金属層55に転写されたパターンをマスクとして、全面にイオンビームを照射して第1の金属層52を選択的に除去することにより、図5(f)に示すように、第1の金属層52及び第2の金属層55からなるパターンが形成される。

【0010】

4

【発明が解決しようとする課題】上述した従来技術においては、現像後の熱処理時に、フォトリソスト42又は53に収縮が起こる。このため、フォトリソスト42又は53に引張り応力が発生し、特にパターン間隔の大きい素子パターン44及び素子パターン54のパターン側壁部が外側に引っ張られる。

【0011】前記レジストパターンを、ウェットエッチング工程のマスクとして用いた場合、パターン端部でのレジスト基板間の密着性が悪化し、サイドエッチが発生するという問題があった。

【0012】また、このレジスト膜をメッキ工程のマスクとして用いた場合、側壁上部が大きく外側に開くため、得られるメッキパターンの断面形状は逆テーパ形状となり、さらに前記メッキパターンをマスクとして下地金属膜をイオンビームにより加工すると、オーバーハングとなった前記メッキパターン側壁直下の下地金属膜に、除去できない残りが生じるという問題、及び前記メッキパターン側壁部に再付着物56(図5(f)参照)が生じるという問題があった。

【0013】本発明の目的は、レジスト膜の現像後の熱処理に伴う収縮に起因するパターンの変形、及びパターン端部での下地基板との密着性低下を防止し、パターン転写性の良いレジストパターンを得る半導体装置の製造方法を提供することにある。

【0014】

【課題を解決するための手段】前記目的を達成するため、本発明に係る半導体装置の製造方法は、半導体基板上に設けたレジスト膜にマスクを用いて素子用の開口パターンを露光形成する半導体装置の製造方法であって、前記レジスト膜に素子用の開口パターンを露光形成する際に、該レジスト膜に、底部にレジストが残っているダミーパターンを形成し、現像後に熱処理を行い、ダミーパターンの形状のみを変形させることを特徴とするものである。

【0015】また、前記ダミーパターンは、面積の大きなレジスト膜の領域に形成するものである。

【0016】また、前記ダミーパターンは、レジスト膜に形成した複数の並列する素子用の開口パターンの外側に近接して設けるものである。

【0017】また、前記ダミーパターンは、レジスト膜に形成した単一パターンの周囲に近接して設けるものである。

【0018】また、前記レジスト膜露光用のマスクに形成されるダミーパターンの線幅は、フォトリソプロセスの解像限界よりやや細い線幅である。

【0019】

【作用】レジスト膜上の開口パターンに近接して、底部にレジストが残ったダミーパターンを形成し、レジスト膜の熱収縮時にダミーパターン領域のみを変形させて開口パターンの変形を防止する。

【0020】

【実施例】以下、本発明の実施例を図により説明する。

【0021】本発明に係る半導体装置の製造方法は、半導体基板上に設けたレジスト膜にマスクを用いて素子用の開口パターンを露光形成する際に、前記レジスト膜に、底部にレジストが残っているダミーパターンを形成するものであり、さらに詳しくは基板上にフォトリジスト膜を形成する工程と、素子パターンに近接してダミーパターンを設けたマスクを用いて前記フォトリジスト膜を露光する工程と、前記フォトリジスト膜を現像して所望の素子パターンを形成すると同時に、前記素子パターンに近接して、底部にレジストが残っているダミーパターンを形成する工程と、前記レジスト膜を熱処理する工程とを有するものである。

【0022】（実施例1）図1は、本発明の実施例1を製造工程順に示す断面図、図3は本発明に用いるマスクを示す平面図である。

【0023】まず図1（a）に示すように、基板11上にポジ型フォトリジストを塗布してレジスト膜12を形成する。

【0024】ここで、図3を用いて、露光に用いるマスク13について説明する。図3（a）に示すマスクは、遮光部31の中に、遮光部31を除去することにより形成した複数の素子パターン（例えば、基板の上で線幅1 μm 程度の抜き細線レジストパターンを形成するもの）が線幅と同程度の間隔で並列しているマスクパターンをもつものであり、素子パターン列の一番端の素子パターンA32より外側に近接してダミーパターンA33以外の他のパターンは無い（例えば、基板上で100 μm 程度以上離れている）。ここで、素子パターンA32に近接して（例えば、基板上において、素子パターン列の素子パターン間の間隔と同程度以上であり、かつ5 μm 程度以内の位置に）、ダミーパターンA33を設ける。

【0025】ここで、ダミーパターンA33の線幅は、フォトリジストプロセスの解像限界よりやや細い線幅とする。解像限界は、細線パターンにおいてマスク寸法と基板上に解像する寸法が比例する最小の寸法とする。例えば、i線（波長365 nm）を用いたプロセスで、基板上の寸法で0.4 μm が解像限界の場合、ダミーパターンA33の線幅は、解像限界より25%程度細い0.30 μm とするのが適当である。

【0026】また図3（b）に示すマスクは、単一のレジストパターンを形成する場合に用いるマスクパターンをもつものであり、素子パターンB34の外周部に近接して（例えば、基板上において5 μm 程度の位置に）ダミーパターンB35を設ける。ダミーパターンB35の線幅は、ダミーパターンA33と同様の寸法とする。

【0027】なお、本実施例の説明に用いている図1は、図3（a）に示したマスクパターンを用いた場合の断面図である。次に図1（b）に示すように、マスク1

3を用いて、レジスト膜12を露光した後、現像することにより、図1（c）に示すように、レジストパターンが得られる。このとき、素子パターン14は底部まで設計したとおりの寸法で開口しているのに対し、ダミーパターン15は、底部まで現像されておらず、レジストが残った状態となっている。

【0028】その後、オープン中又はホットプレート上にて、100℃程度の熱処理を行うと、レジスト膜12は収縮して、図1（d）に示すように、ダミーパターン15のみがレジストの引っ張り応力により広がり、素子パターン列の一番外側の素子パターン14に変形のないレジストパターンが得られる。

【0029】その後、図1（d）に示すように、得られたレジスト膜12のレジストパターンをマスクとして用いて、基板11をウェットエッチング法により加工することができる。

【0030】なお、本実施例は、ポジ型フォトリジストを用いた場合について述べたが、ネガ型フォトリジストを用いた場合でも、マスクの明暗を反転させることにより同様の工程で実施することができる。

【0031】（実施例2）図2は、本発明の実施例2を製造工程順に示す断面図である。

【0032】まず図2（a）に示すように、絶縁性基板21上に、スパッタ法によりPtを1000 Å厚程度被着して第1の金属層22を形成した後、ポジ型フォトリジストを2.5 μm 厚に塗布してレジスト膜23を形成する。

【0033】図3（a）は、遮光部31の中に、遮光部31を除去することにより形成した、複数の素子パターン（例えば、基板上で線幅1 μm 程度の抜き細線レジストパターンを形成するもの）が線幅と同程度の間隔で並列しているマスクパターンの平面図であり、素子パターン列の一番端の素子パターンA32より外側に近接してダミーパターンA33以外の他のパターンは無い（例えば、基板上で100 μm 程度以上離れている）。ここで、素子パターンA32に近接して（例えば、基板上において、素子パターン列の素子パターン間の間隔と同程度以上であり、かつ5 μm 程度以内の位置に）、ダミーパターンA33を設ける。

【0034】ここで、ダミーパターンA33の線幅は、フォトリジストプロセスの解像限界よりやや細い線幅とする。解像限界は、細線パターンにおいてマスク寸法と基板上に解像する寸法が比例する最小の寸法とする。例えば、i線（波長365 nm）を用いたプロセスで、基板上の寸法で0.4 μm が解像限界の場合、ダミーパターンA33の線幅は、解像限界より25%程度細い0.30 μm とするのが適当である。

【0035】また図3（b）に示すのは、単一のレジストパターンを形成する場合に用いるマスクパターンの平面図であり、素子パターンB34の外周部に近接して

(例えば、基板上において $5\mu\text{m}$ 程度の位相に)ダミーパターンB35を設ける。ダミーパターンB35の線幅は、ダミーパターンA33と同様の寸法とする。

【0036】なお、本実施例の説明に用いている図2は、図3(a)に示したマスクパターンを用いた場合の断面図である。

【0037】次に、図2(b)に示すように、マスク13を用いてレジスト膜23を露光した後、現像することにより、図2(c)に示すように、レジトパターンが得られる。このとき、素子パターン24は底部まで設計したとおり寸法で開口しているのに対し、ダミーパターン25は、底部まで現像されておらず、レジストが残った状態となっている。

【0038】その後、オープン中又はホットプレート上にて、 100°C 程度の熱処理を行うと、レジスト膜23は収縮して、図2(d)に示すように、ダミーパターン25のみがレジストの引力により広がり、素子パターン列の一番外側の素子パターン24に変形のないレジストパターンが得られる。

【0039】その後、図2(e)に示すように、得られたレジスト膜23のレジストパターンをマスクとして用いて、メッキ法によりAuを $2\mu\text{m}$ 厚に選択的に被着させて第2の金属層26を形成する。

【0040】次に図2(f)に示すように、レジスト膜23を除去した後、第2の金属層26によるパターンをマスクとして、イオンビームの照射により第1の金属層22を選択的に除去して、導電体からなる素子パターンが得られる。

【0041】なお、本実施例は、ポジ型フォトリソストを用いた場合について述べたが、ネガ型フォトリソストを用いた場合でも、マスクの明暗を反転させることにより同様の工程で実施することができる。

【0042】

【発明の効果】以上説明したように本発明では、レジスト膜に形成した複数の並列する開口パターンの両外側に近接して、もしくは単一パターンの周囲に近接して、底部にレジストが残ってダミーパターンを配置することにより、熱処理時のレジスト膜の収縮に起因するフォトリソスト膜の開口端部に加わる引っ張り力が緩和される。この結果、レジストパターン端部と基板との間の密着性が改善され、ウェットエッチを行ったときのサイドエッチが防止され、寸法精度良く、良好な形状で基板を加工*

*することができる。また、レジストパターン側壁の形状が変形することが防止され、メッキマスクとして用いたときに、寸法精度よく、良好な形状でメッキパターンを形成することができる。

【図面の簡単な説明】

【図1】本発明の実施例1を製造工程順に示す断面図である。

【図2】本発明の実施例2を製造工程順に示す断面図である。

【図3】本発明の実施例1及び2に用いるマスクを示す平面図である。

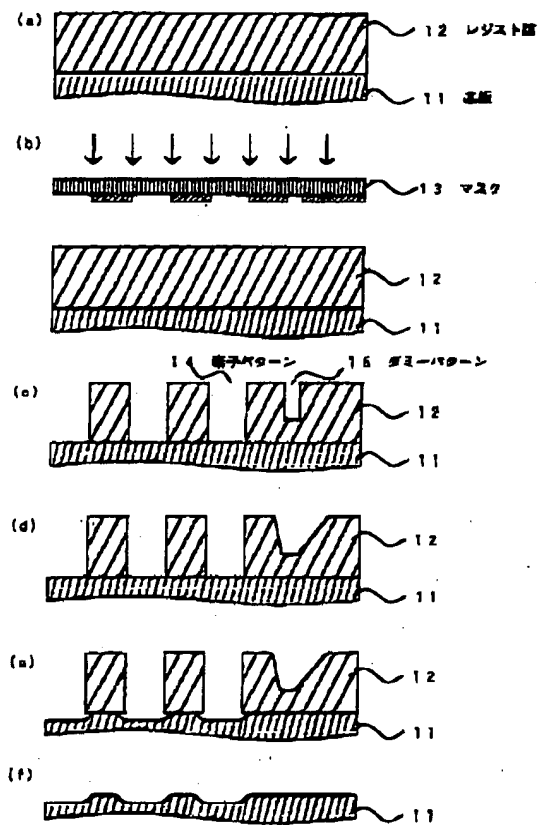
【図4】第1の従来例を製造工程順に示す断面図である。

【図5】第2の従来例を製造工程順に示す断面図である。

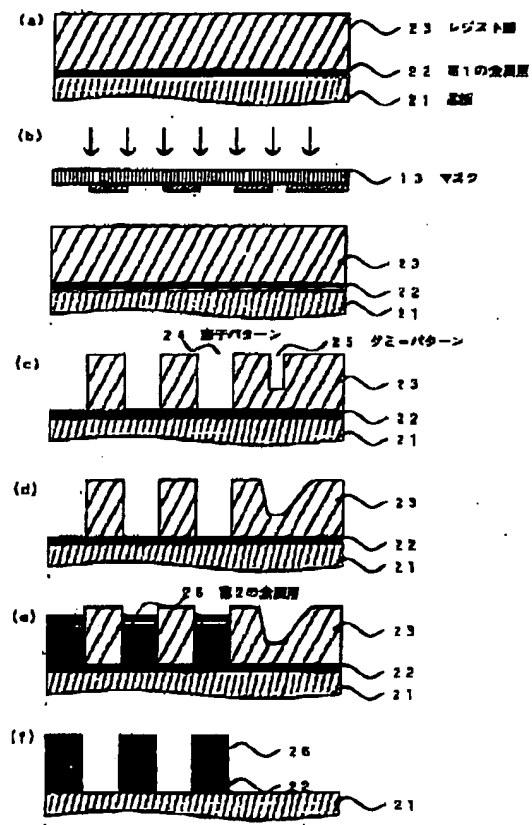
【符号の説明】

- | | |
|----|----------|
| 11 | 基板 |
| 12 | レジスト膜 |
| 13 | マスク |
| 14 | 素子パターン |
| 15 | ダミーパターン |
| 21 | 絶縁性基板 |
| 22 | 第1の金属層 |
| 23 | レジスト膜 |
| 24 | 素子パターン |
| 25 | ダミーパターン |
| 26 | 第2の金属層 |
| 31 | 遮光部 |
| 32 | 素子パターンA |
| 33 | ダミーパターンA |
| 34 | 素子パターンB |
| 35 | ダミーパターンB |
| 41 | 基板 |
| 42 | レジスト膜 |
| 43 | マスク |
| 44 | 素子パターン |
| 51 | 基板 |
| 52 | 素子パターン |
| 53 | レジスト膜 |
| 54 | 素子パターン |
| 55 | 第2の金属層 |
| 56 | 再付着物 |

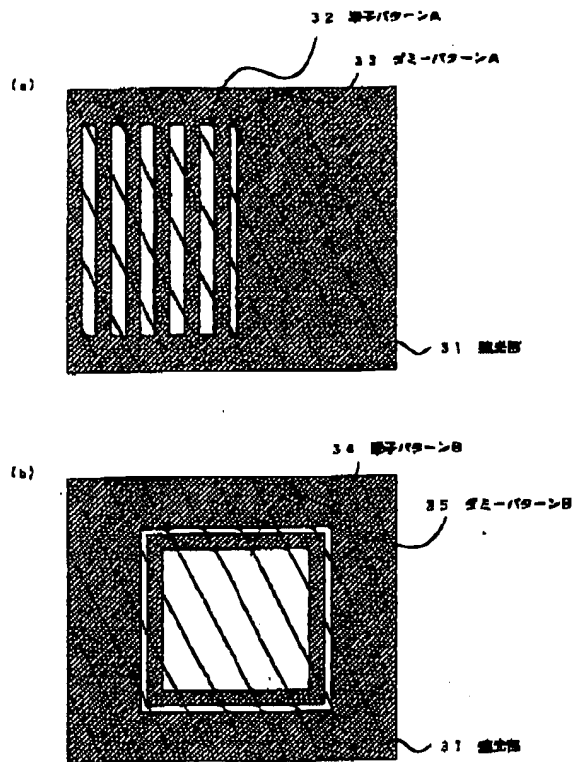
【図1】



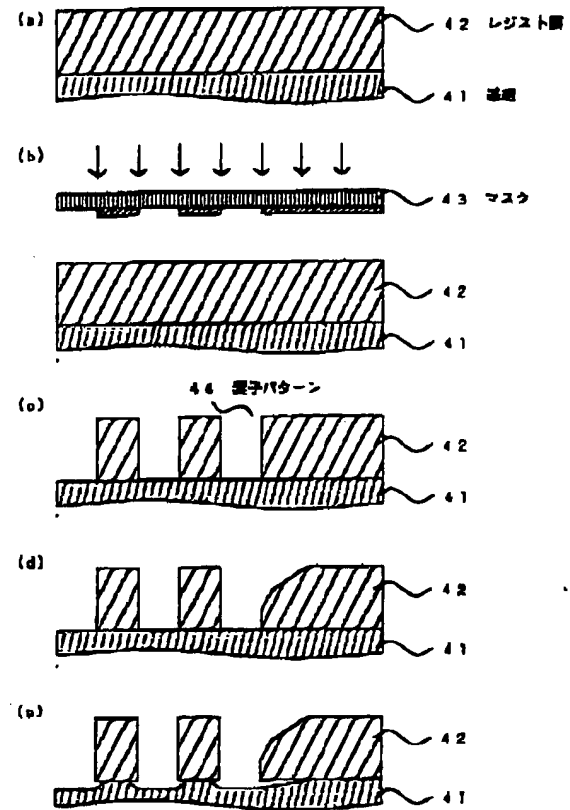
【図2】



【図 3】



【図 4】



Best Available Copy

【図5】

